

## 「回路基板設計製造の高度化に関する戦略策定」

(平成27年度実施事業)

### 【目的】

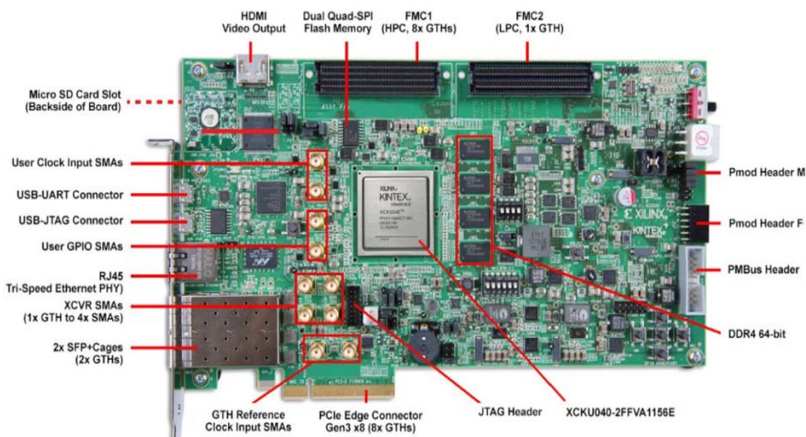
電子回路基板（PCB：Print Circuit Board）の設計製造においては、従来は電子機器メーカを頂点に、製品仕様開発、電子回路設計・製造、各プロセスの全てが有機的に統合され、完成品の品質・信頼性は非常に高いものがありました。現状は、電子機器メーカが、プリント基板メーカをはじめ各プロセスを丸投げする傾向にあり、有機的な統合が図れず、製品自体が欠陥等の問題を生じ始めているとともに、低価格を売りにするアジア各国への移行が進んでいます。

PCBはあらゆる電子・電機製品に使用され、最近では制御の高度化と通信機能の付加などの要求による需要が増えており、そのための対応が求められています。このため、関係する半導体分野、部品材料・メッキ分野、PCB製造分野、部品セットメーカ分野の持つ設計データ等を共通情報として収集・管理・利用提供を行う体制の整備を目指し中核的課題である共通情報のデータライブラリの作成とその運営等に関し、PCBの中心的組織である日本電子回路工業会において、上記関係者の他、PCBユーザ等を広く集め、一堂に会して検討・作成・実証等を行い、次年度以降に本プロジェクトの本格的実施を判断するための有効性を示すこととしました。

### 【事業の概要】

①PCBの製造に用いる標準データライブラリの優先すべき部品分野を特定するため、ユーザとなり得る事業者が集うJPCA Show（主催：日本電子回路工業会）にて、設計セミナーを開催し、実際のニーズ把握や、ユーザ（電子機器メーカ他）からの公開可能な設計用データのレベルや要望を書面アンケートにより収集を行いました。

②電子回路設計高品質ライブラリ実証委員会にて、このアンケート結果等を基に検討し、電子機器製品開発においてデータ交換には従来にないほどに高速化、多データ幅化の対応を1枚のPCB内の中で実現することが求められていますこうした観点から、高速信号インターフェース（interface：I/F）分野とし、次世代メモリ規格である「DDR4」から着手することとしました。



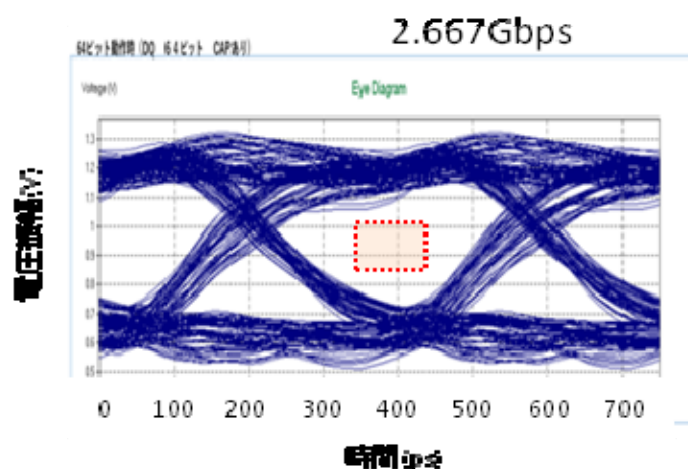
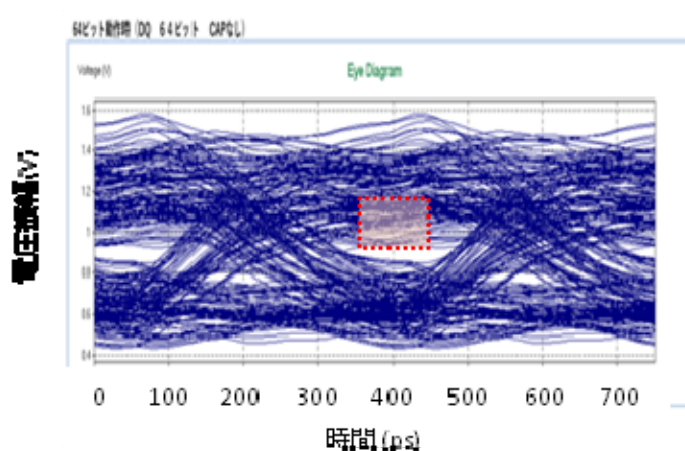
DDR4を使用したボード例

（注）DDRとはDouble Data Rateの略語で、クロックの両エッジでデータを転送するメモリシステムのことを言います。DDR4ではDDR3に比べてクロック周波数は2倍にし、データ幅も2倍に拡大しているため、メモリの情報伝送能力は全体として4倍に拡大する反面、信号品質の劣化と電源変動の増大するため、システムの高信頼性設計が必須となります。

③標準データライブラリ用のデータ構築を行うために必要なソフトやコンピュータを導入し、JEDEC（半導体技術協会）標準をもとに作業を進めるとともに、具体的にDDR 4を用いたFPGA（Field-programmable Gate Array）に関するプロトタイプ評価ボードのデータをザイリンクス社から資料提供を受け、データ上での実証検証が行えるよう作業を進めました。

④標準データライブラリの活用を電子回路の設計従事者に普及するには、実証実験に基づくデータが不可欠であるため、標準データライブラリの具体的な導入編として「設計ライブラリ」（電子回路基板を設計するとき、データライブラリのデータ利用上の規制や制限事項等をまとめた規格）としてまとめました。

「アイダイアグラムへの影響」



(注) 電源インピーダンスが信号品質へ及ぼす影響の1例として、パソコンの有無の影響を調べました。パソコンが無い場合はアイダイアグラムがつぶれ、パソコンを実装することによって、アイダイアグラムが改善されることが分かります。以上の結果から、信号品質単独だけではなく、電源品質が信号品質への影響とパソコンの最適化が図れます。

#### 【今後の展開】

今年度の成果物であるDDR 4設計ライブラリの普及や具体的な活用の体制作りやDDR 4以外の電気信号伝送規格の追加が期待されます。このため28年度では、日本電子回路工業会において今年度の成果を活用し、JPCA Showにおける27年度事業の成果概要セミナー、設計従業者向けの教育セミナーの開催や普及活動を行い、さらに会員企業やユーザ団体との連携を図りながら、新たな設計ライブラリ作成や実証実験に取り組むこととしています。

#### 【問合せ先】

- 調査開発全般：一般財団法人 機械システム振興協会 Tel:03-6848-5036
- 本調査開発の詳細：一般社団法人 日本電子回路工業会 Tel:03-5310-2020